



Europäisches Patentamt
European Patent Office
Office européen des brevets



Veröffentlichungsnummer: **0 527 360 A2**

12

EUROPÄISCHE PATENTANMELDUNG

US 5 337 005 (filed previously)

21 Anmeldenummer: 92112437.6

51 Int. Cl.⁵: H04B 1/40, H03D 7/12

22 Anmeldetag: 21.07.92

30 Priorität: 14.08.91 DE 4126915

W-8000 München 2(DE)

43 Veröffentlichungstag der Anmeldung:
17.02.93 Patentblatt 93/07

72 Erfinder: Fenk, Josef, Dipl.-Ing.

Moosachstrasse 10

W-8057 Ottenburg(DE)

64 Benannte Vertragsstaaten:
DE FR GB IT NL SE

Erfinder: Thomas, Volker, Dipl.-Ing.

Georgenstrasse 124

W-8000 München 40(DE)

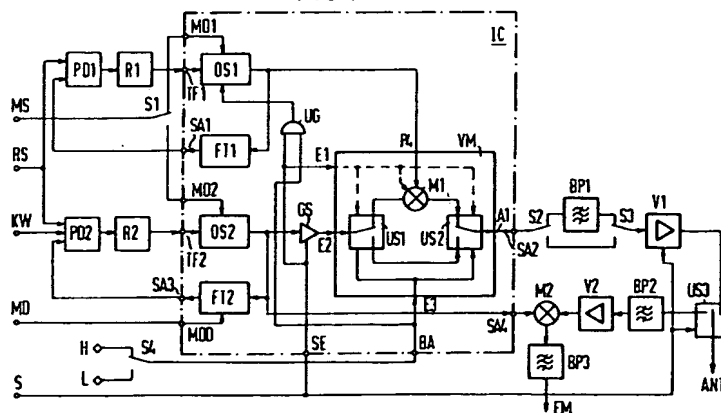
71 Anmelder: SIEMENS AKTIENGESELLSCHAFT
Wittelsbacherplatz 2

54 Integrierter Frequenzsynthesizer-Schaltkreis für Sende- und Empfangsbetrieb.

57 Integrierter Frequenzsynthesizer-Schaltkreis für Sende- und Empfangsbetrieb 1 Integrierter Schaltkreis (IC), mit einem ersten steuerbaren Oszillator (OS1), mit einem zweiten steuerbaren Oszillator (OS2), mit einem steuerbaren Schalter (GS), der mit dem zweiten Oszillator (OS2) verbunden ist, mit einem Modulator (M1), der mit erstem Oszillator (OS1) und steuerbarem Schalter (GS) gekoppelt ist, mit einem steuerbaren Umschalter (US1), der mit Modulator (M1) und steuerbarem Schalter (GS) verbunden ist, mit einem steuerbaren Frequenzteiler (FT2), der mit

dem zweiten Oszillator (OS2) verbunden ist, mit Signaleingangsanschlüssen (MO1, MO2, TF1, TF2), die jeweils mit den beiden Oszillatoren (OS1, OS2) verbunden sind, mit Signalausgangsanschlüssen (SA1 bis SA4), die jeweils mit dem ersten Oszillator (OS1), dem gesteuerten Umschalter (US1), dem Frequenzteiler (FT2) und dem zweiten Oszillator (OS2) verbunden sind und mit Steueranschlüssen (MOD, SE, BA), von denen jeweils einer mit dem Frequenzteiler (FT2) dem steuerbaren Schalter (GS) und dem ersten Oszillator (OS1) und mit dem steuerbaren Umschalter (US1) verbunden ist.

FIG 1



EP 0 527 360 A2

Die Erfindung betrifft einen integrierten Frequenzsynthesizer-Schaltkreis für Sende- und Empfangsbetrieb.

Bei modernen Sender- und Empfängeranordnungen in der Mobilfunktechnik werden überwiegend Frequenzsynthesizerschaltungen zur Erzeugung der für die jeweiligen Frequenzumsetzungen notwendigen Mischsignale verwendet. Dabei sind die Anforderungen an diese Schaltungen abhängig vom jeweiligen Anwendungsfall sehr unterschiedlich, teilweise sogar gegensätzlich. Auf jeden Fall sollten aber die räumlichen Abmessungen möglichst klein gehalten werden. Dies wird vor allem durch Integration möglichst vieler Schaltungsteile in einen integrierten Schaltkreis erreicht. Allerdings sollte der Schaltkreis wiederum sehr vielseitig einsetzbar sein und dabei wenig Redundanz aufweisen, um eine hohe Wirtschaftlichkeit zu erzielen. Darüber hinaus wird eine hohe Genauigkeit bei Anwendungen in stationären Anordnungen gefordert, wobei die Leistungsaufnahme eine geringere Rolle spielt, während bei Anwendungen in mobilen Anordnungen eine geringe Leistungsaufnahme bei Inkaufnahme einer geringeren Genauigkeit angestrebt wird.

Der Erfindung liegt die Aufgabe zugrunde, einen integrierten Frequenzsynthesizer-Schaltkreis für Sende- und Empfangsbetrieb anzugeben, der die obengenannten Anforderungen erfüllt.

Die Aufgabe wird durch einen integrierten Frequenzsynthesizer-Schaltkreis gemäß Patentanspruch 1 gelöst. Ausgestaltungen und Weiterbildungen des Erfindungsgedankens sind Gegenstand von Unteransprüchen.

Die Erfindung wird nachfolgend anhand des in den beiden Figuren der Zeichnung dargestellten Ausführungsbeispiels näher erläutert. Es zeigt:

Figur 1 ein allgemeines Ausführungsbeispiel eines erfindungsgemäßen Schaltkreises in einer Anwendungsschaltung und

Figur 2 eine bevorzugte Ausführungsform einer Verstärker-Mischerstufe bei einem erfindungsgemäßen Schaltkreis.

Der in Figur 1 dargestellte integrierte Schaltkreis IC enthält erfindungsgemäß zwei Oszillatoren OS1 und OS2, deren jeweils an einem Signalausgang anliegenden Ausgangssignale mittels entsprechender Signale an jeweils einem Frequenzsteuer Eingang und einem Modulationseingang in der Frequenz veränderbar sind. Darüber hinaus kann der Oszillator OS1 mittels eines an einem zusätzlichen Schalteingang anliegenden Signals abgeschaltet werden. Weiterhin ist ein steuerbarer Schalter GS vorgesehen, dessen Signaleingang mit dem Signalausgang des Oszillators OS2 verbunden ist. Ein derartiger steuerbarer Schalter kann beispielsweise durch eine abschaltbare Treiberstufe realisiert wer-

den.

Der Ausgang des steuerbaren Schalters GS ist auf einen Signaleingang eines steuerbaren Umschalters US1 geführt, bei dem ein Signalausgang auf einen Signaleingang eines Modulators M1 gelegt ist und dessen anderer Signalausgang mit einem Signaleingang eines steuerbaren Umschalters US2 verbunden ist. Der andere Signaleingang des Modulators M1 ist mit dem Signalausgang des Oszillators OS1 gekoppelt, während der Signalausgang des Modulators M1 auf den anderen Signaleingang des steuerbaren Umschalters US2 geführt ist. Die Steuereingänge der steuerbaren Umschalter US1 und US2 sind zusammen geführt und an einen Steueranschluß BM angeschlossen. Außerdem ist ein dem Steueranschluß P vorgesehen, der mit Steuereingängen des steuerbaren Schalters GS des Oszillators OS1, des Modulators M1 sowie der steuerbaren Umschalter US1 und US2 verbunden ist. Ein Steueranschluß MOD ist mit dem Steuereingang eines Frequenzteilers FT2 verschaltet, dessen Signaleingang an dem Signalausgang des Oszillators OS2 angeschlossen ist. Mittels eines an den Steueranschluß MOD angelegten Signals kann das Teilverhältnis des Frequenzteilers FT2 verändert bzw. umgeschaltet werden. Außer den Steueranschlüssen SE, MOD und BA weist der integrierte Schaltkreis IC Signaleingangsanschlüsse MO1, MO2 und signaleingangsanschlüsse TF1, TF2 auf, die jeweils mit den Modulationseingängen mit den Frequenzsteuereingängen der beiden Oszillatoren OS1 und OS2 verbunden sind. Anstelle der Signaleingangsanschlüsse MO1, MO2, TF1, TF2 bei der gezeigten Ausführungsform können die Oszillatoren OS1 und OS2 auch mit einer Abstimmung außerhalb des integrierten Schaltkreises IC versehen werden, wie beispielsweise durch einen Schwingkreis mit Kapazitätsdiode, die mit den jeweils entsprechenden Signalen angesteuert wird. Zudem sind Signalausgangsanschlüsse SA1 bis SA4 vorgesehen, von denen die Signalausgangsanschlüsse SA2 bis SA4 jeweils mit den Signalausgängen des Multiplexers MP1, des Frequenzteilers FT2 und des Oszillators OS2 gekoppelt sind. Der Signalausgang SA1 ist, die Erfindung ausgestaltend, über einen Frequenzteiler FT1 mit dem Ausgang des Oszillators OS1 verbunden. Die integrierte Schaltung IC kann darüber hinaus weitere nicht näher dargestellte Schaltungsteile, die ihrerseits entsprechende Anschlüsse aufweisen, enthalten.

Das gezeigte Ausführungsbeispiel zeigt im weiteren die Schaltung eines erfindungsgemäßen integrierten Schaltkreises IC bei einer sowohl stationär als auch mobil einsetzbaren Sender- und Empfängeranordnung. Dabei sind die Signaleingangsanschlüsse MO1 und MO2 jeweils an einem Signalausgang eines Umschalters S1 angeschlossen, dessen Signaleingang mit einem Modulationssignal

MS beaufschlagt ist. Die Signaleingangsanschlüsse TF1 und TF2 sind jeweils mit dem Signalausgang eines Reglers R1 bzw. R2 verbunden, die ihrerseits jeweils einem Phasendetektor PD1 bzw. PD2 nachgeschaltet sind. An die miteinander verbundenen Referenzsignaleingänge beider Phasendetektoren PD1 und PD2 ist ein Referenzsignal RS gelegt. Der Signaleingang des Phasendetektors PD1 ist dabei an den Signalausgangsanschluß SA1 und der Signaleingang des Phasendetektors PD2 ist an den Signalausgangsanschluß SA3 des integrierten Schaltkreises IC angeschlossen. An einen Steuereingang des Phasendetektors PD2 ist ein Steuersignal KW angelegt, mit dessen Hilfe ein internes Teilverhältnis des Phasendetektors PD2 beispielsweise zur Kanalwahl oder zur Umschaltung des steuerbaren Oszillators OS2 bei Empfangsbetrieb eingestellt werden kann.

An den Signalausgangsanschluß SA2 des integrierten Schaltkreises IC ist der Signaleingang eines Umschalters S2 angeschlossen. Ein Signalausgang des Umschalters S2 ist direkt mit einem Signaleingang eines Umschalters S3 verbunden, während der andere Signalausgang des Umschalters S2 unter Zwischenschaltung eines Bandpasses BP1 an den anderen Signaleingang des Umschalters S3 geführt ist. Dem Umschalter S3 ist ein Verstärker V1 nachgeschaltet, dessen Ausgang auf einen Signaleingang eines gesteuerten Umschalters US3 gelegt ist. Ein Signalausgang des gesteuerten Umschalters US3 ist mit dem Eingang eines Bandpasses BP2 verbunden, während an einem Signalein-/ausgang beispielsweise eine Antenne ANT angeschlossen ist. Dem Bandpaß BP2 ist ein Verstärker V2 nachgeschaltet, dessen Ausgang auf einen Eingang eines Modulators M2 geführt ist. Dessen anderer Signaleingang ist mit dem Signalausgangsanschluß SA4 des integrierten Schaltkreises IC verbunden. Über einem Bandpaß BP3 ist der Ausgang des Modulators M2 mit einer, nicht näher dargestellten Empfangseinrichtung EM, die beispielsweise Begrenzer und Demodulatoreinheit, gekoppelt.

Der Steueranschluß SE des integrierten Schaltkreises IC ist mit einem Schalteingang des Verstärkers V1 und einem Steuereingang des gesteuerten Umschalters US3 verschaltet und mit einem Sendebetriebsartsteuersignal S beaufschlagt. Der Steueranschluß BA des integrierten Schaltkreises IC ist mit einem Signalausgang eines Umschalters S4 verbunden, an dessen Signaleingängen jeweils Low- und High-Pegel entsprechende Signale L und H anliegen.

Es sind zwei verschiedene Optionen vorgesehen. Bei Option 1 ist, wie gezeigt, das Modulationssignal MS mittels des Umschalters S1 auf den Signaleingangsanschluß MO1 des integrierten Schaltkreises IC, der signalausgangsanschluß SA2

mittels des Umschalters S2 auf den Bandpaß BP1 und entsprechend der Ausgang des Bandpasses BP1 mittels des Umschalters S3 auf den Verstärker V1 aufgeschaltet. Innerhalb des integrierten Schaltkreises IC ist der Ausgang des gesteuerten Schalters GS mittels des gesteuerten Umschalters US1 zum Modulator M1 und dessen Ausgang mittels des gesteuerten Umschalters US2 zum Signalausgangsanschluß SA2 durchgeschaltet. Mittels des Umschalters S4 ist dabei beispielsweise High-Pegel H an den Steueranschluß BA gelegt. Bei Option 2 sind entsprechend die Stellung der Umschalter S1, S2, S3 und S4 sowie gesteuerten Umschalter US1 und US2 jeweils entgegengesetzt.

Schließlich ist in Weiterbildung der Erfindung dem Schalteingang des Oszillators OS1 ein UND-Gatter UG vorgeschaltet. Dessen einer Eingang ist mit den Schalteingängen von gesteuertem Schalter GS, gesteuerten Umschaltern (US1, US2), Modulator (M1) und damit mit dem Steueranschluß SE verbunden. Der andere Eingang ist mit den Steuereingängen der beiden gesteuerten Umschaltern US1 und US2 gekoppelt, die ihrerseits an dem Steueranschluß BA angeschlossen sind.

Im Sendebetrieb sind im integrierten Schaltkreis IC grundsätzlich der gesteuerte Schalter GS geschlossen sowie der Oszillator OS1, die gesteuerten Umschalter US1, US2 und der Modulator M1 eingeschaltet, d. h. aktiviert. Im Empfangsbetrieb dagegen sind diese Schaltungsteile abgeschaltet. Bei Option 1 setzt sich die Frequenz des zu sendenden Signals aus der Frequenz beider Oszillatoren OS1 und OS2 zusammen, während bei Option 2 nur der Oszillator OS2 das zu sendende Signal liefert und der Oszillator OS1 abgeschaltet ist. Hierbei besteht auch die Möglichkeit den Oszillator OS1 abzuschalten, beispielsweise dadurch, daß die Steueranschlüsse SE und BA mittels einer UND-Gatters verknüpft werden und dessen Ausgang an dem Schalteingang des Oszillators OS1 gelegt wird. Im Empfangsbetrieb wird beiden Optionen nur das Signal des Oszillators OS2 zur Zwischenfrequenzbildung verwendet. Bei Option 1 ist jedoch keine Umschaltung des Oszillators OS2 zwischen Sende- und Empfangsbetrieb wie bei Option 2 notwendig. Option 1 ist für Fälle vorgesehen, bei denen eine höhere Genauigkeit gefordert ist, wie beispielsweise beim stationären Betriebsfall, während bei Option 2 ein stromarmer Betrieb bei Einsparung eines Bandpassfilters (Bandpassfilter BP1), wie beispielsweise für den mobilen Einsatz geeignet, erzielt wird. Neben der im Ausführungsbeispiel gezeigten Ausführungsform mit den Umschaltern S1 bis S4 können je nach Anwendungsfall selbstverständlich stattdessen auch jeweils fest verdrahtete Verbindungen vorgesehen werden.

Die gesteuerten Umschalter US1 und US2 sowie der Modulator M1 aus Figur 1 sind zu einem

Schaltungsblock VM zusammengefaßt, der Eingänge E1 bis E4 und einen Ausgang A1 aufweist. Die Eingänge E1 und E2 entsprechen dabei jeweils den Signaleingängen von steuerbarem Umschalter US1 und Modulator M1, der Eingang E3 entspricht den gekoppelten Steuereingängen der beiden steuerbaren Umschalter US1 und US2 und der Eingang E4 den gekoppelten Abschalteingängen der gesteuerten Umschalter US1 und US2 und des Modulators M1. Der Ausgang A1 ist mit dem Signalausgang des gesteuerten Umschalters US2 gleichzusetzen. Eine bevorzugte Ausführungsform eines Schaltungsblocks VM als kombinierte Verstärker/Mischer zeigt Figur 2.

Der Schaltungsblock VM nach Figur 2 enthält zwei npn-Transistoren T1 und T2, deren miteinander gekoppelte Emitter über die Kollektor-Emitter-Strecke eines npn-Transistors T3 und einem Widerstand R3 in Reihe mit einem Bezugspotential verbunden sind. Die Basis des Transistors T3 ist als Eingang E2 vorgesehen. Alternativ kann aber auch der Emitter des Transistors T3 als Eingang E2' verwendet werden. Die Basis liegt dabei dann auf einem Hilfspotential VH. Die Kollektoren der Transistoren T1 und T2, die den differentiellen Ausgang A1 bilden, sind jeweils über einen Widerstand R1 bzw. R2 miteinander gekoppelt und über die Kollektor-Emitter-Strecke eines pnp-Transistors T4 mit einem Versorgungspotential VCC verbunden. Die Basis des Transistors T4 ist als Eingang E1, also als Abschalteingang, vorgesehen. Die Basen der Transistoren T1 und T2 sind alternativ mittels zweier gesteuerter Umschalter US3 und US4 auf den differentiellen Eingang E4 oder über Widerstände R4 und R5 auf das Versorgungspotential bzw. Bezugspotential aufschaltbar. Die Steuerung der Umschalter US3 und US4 erfolgt durch entsprechende Signale am Eingang E3.

Bei der gezeigten Ausführungsform sind Schaltungsvariationen beispielsweise dahingehend möglich, daß Eingang E4 bzw. Ausgang A1 statt symmetrisch jeweils unsymmetrisch ausgelegt werden, daß die Signaleinspeisung beim Transistor T3 nicht an der Basis sondern am Emitter erfolgt und daß die Eingänge E2 und E4 vertauscht werden. Außerdem kann auf die Widerstände R1 und R2 sowie den Transistor T4 gegebenenfalls auch verzichtet und sogenannte Open-Collector-Ausgänge vorgesehen werden, wenn die Stromversorgung beispielsweise über externe Induktivitäten erfolgen soll und das An- und Abschalten beispielsweise über externe Elemente oder die interne Stromquelle mit dem Transistor T3 und dem Widerstand R2 vorgenommen wird.

Patentansprüche

1. Integrierter Schaltkreis (IC)

mit einem ersten Oszillator (OS1), der einen Frequenzsteuereingang, einen Modulationseingang, einen Schalteingang und einen Signalausgang aufweist,

mit einem zweiten Oszillator (OS2), der einen Frequenzsteuereingang, einen Modulationseingang und einen Signalausgang aufweist,

mit einem steuerbaren Schalter (GS), dessen Signaleingang mit dem Signalausgang des zweiten Oszillators (OS2) verbunden ist,

mit einem Modulator (M1), dessen zwei Signaleingänge jeweils mit den Signalausgängen von erstem Oszillator (OS1) und steuerbarem Schalter (GS) gekoppelt sind,

mit einem steuerbaren Umschalter (US1), dessen zwei Signaleingänge jeweils mit den Signalausgängen von Modulator (M1) und steuerbarem Schalter (GS) verbunden sind,

mit einem steuerbaren Frequenzteiler (FT2), dessen Signaleingang mit dem Signalausgang des zweiten Oszillators (OS2) verbunden ist,

mit Signaleingangsanschlüssen (MO1, MO2, TF1, TF2) von denen zwei (MO1, MO2) jeweils mit den Modulationseingängen und zwei (TF1, TF2) jeweils mit den Frequenzsteuereingängen der beiden Oszillatoren (OS1, OS2) verbunden sind,

mit Signalausgangsanschlüssen (SA1 bis SA4), von denen jeweils einer mit den Signalausgängen des ersten Oszillators (OS1), des steuerbaren Umschalters (US1) des Frequenzteilers (FT2) und des zweiten Oszillators (OS2) verbunden ist und

mit Steueranschlüssen (MOD, SE, BA), von denen einer (MOD) mit dem Steuereingang des Frequenzteilers (FT2), einer (SE) mit dem Steuereingang des steuerbaren Schalters (GS) und dem Schalteingang des ersten Oszillators (OS1) und einer (BA) mit dem Steuereingang des steuerbaren Umschalters (US1) verbunden ist.

2. Schaltungsanordnung nach Anspruch 1,

dadurch gekennzeichnet,

dem Schalteingang des ersten Oszillators (OS1) ein UND- daß Gatter (UG) vorgeschaltet ist,

dessen einer Eingang mit den Schalteingängen von gesteuertem Schalter (GS), gesteuertem Umschalter (US1) und Modulator (M1) und dessen anderer Eingang mit den Steuereingängen der gesteuerten Umschalter (US1, US2) verbunden sind.

3. Integrierter Schaltkreis nach Anspruch 1 oder 2,
gekennzeichnet durch einen weiteren steuerbaren Umschalter (US2), dessen Signaleingang mit dem Signalausgang des steuerbaren Schalters (GS) gekoppelt ist, dessen Signalausgänge jeweils mit einem Signalausgang des Modulators (M1) und dem bereits vorhandenen steuerbaren Umschalters (US1) verbunden sind und dessen Steuereingang dem mit dem Steuereingang des bereits vorhandenen steuerbaren Umschalters (US1) verschaltet ist.
4. Integrierter Schaltkreis nach Anspruch 3,
dadurch gekennzeichnet, daß der Modulator (M1) sowie die beiden steuerbaren Umschalter (US1, US2) Schalteingänge aufweisen, die dem Schalteingang des ersten Oszillators (OS1) parallel geschaltet sind.
5. Integrierter Schaltkreis nach Anspruch 3,
dadurch gekennzeichnet, daß Modulator (M1) und gesteuerte Umschalter (US1; US2) durch einen Schaltungsblock (VM) ersetzt werden, der zwei aus einer steuerbaren Stromquelle (R3, T3) gespeiste, emittergekoppelte Transistoren (T1, T2) aufweist, daß die Kollektoren der Transistoren (T1, T2) unter Zwischenschaltung jeweils eines Widerstandes (R1, R2) miteinander verbunden und über ein gemeinsames steuerbares Schaltelement (T4) auf ein Versorgungspotential (VCC) aufschaltbar sind, daß auf die Basen der Transistoren (T1, T2) über jeweils einen weiteren steuerbaren Umschalter (US3, US4) ein Versorgungs- bzw. Bezugspotential oder ein Eingangssignal aufschaltbar ist.

5

10

15

20

25

30

35

40

45

50

55

FIG 1

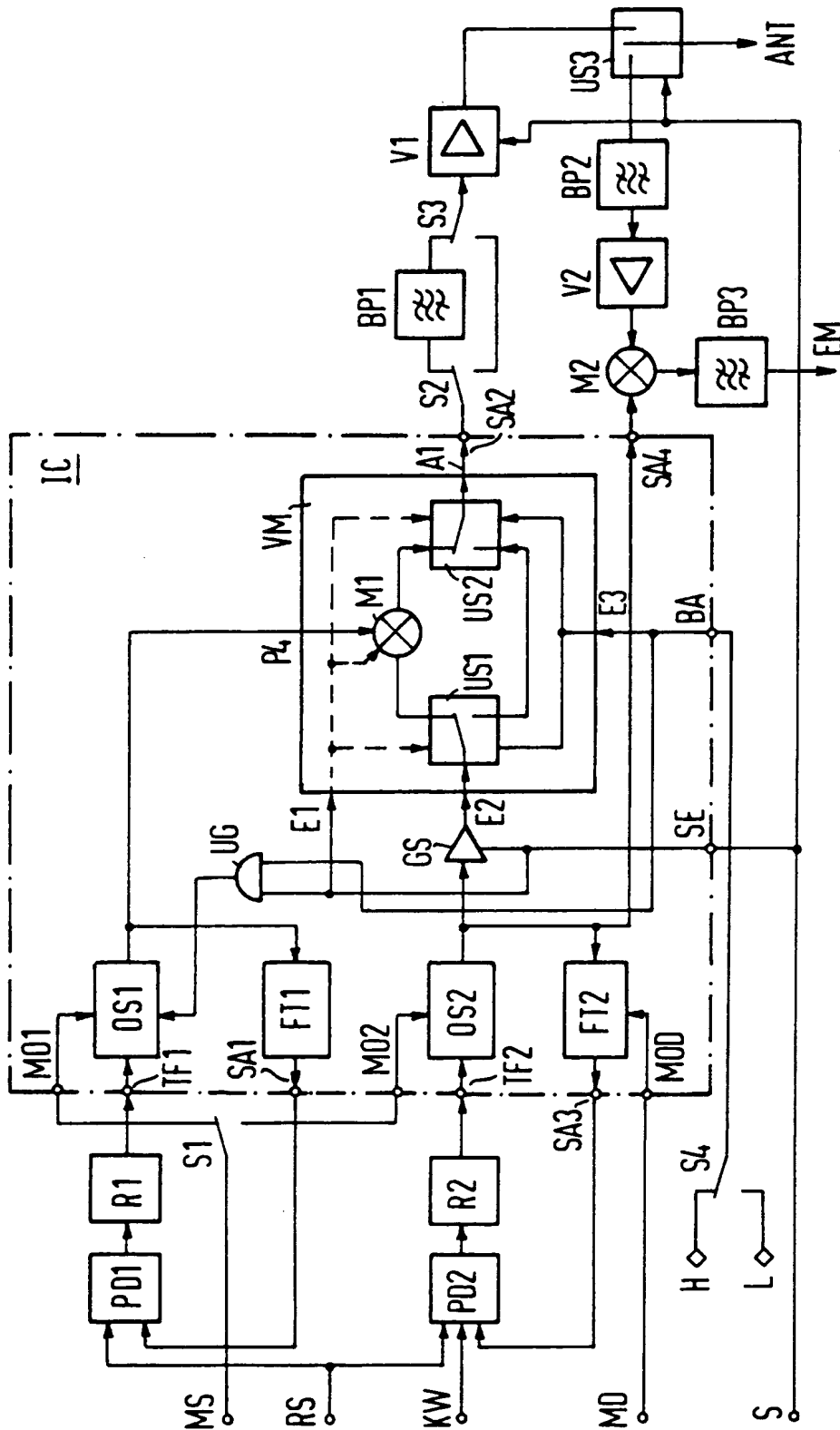


FIG 2

